Sistema de recuperação de portadoras reconfigurável

Fernando R. Sousa, Bernard Huyart, Raimundo C.S. Freire and Robson N. de Lima

Resumo-Apresenta-se neste trabalho um sistema de recuperação de portadoras reconfigurável para demoduladores baseados em interferômetros de cinco portas. Sua principal vantagem é a utilização de circuitos mixtos para o cálculo das razões complexas entres os sinais recebido e local. Diferentes padrões de modulação podem ser cancelados sem aumentar o custo do sistema visto que a função de transferência do detector de fase pode ser configurada dinamicamente. Além disso, o filtro de malha é reconfigurável, permitindo assim rápida aquisição de frequência e banda passante de ruído estreita. O sistema proposto é validado em 2 GHz a partir de resultados experimentais. Para portadoras transmitindo a uma taxa de bits de 270 kbps e 1 Mbps, apresentam-se o ruído de fase e a densidade espectral de potência do sinal regenerado assim como o diagrama de constelação do sinal demodulado.

Palavras-Chave—interferômetro de cinco portas, recuperação de portadora

Abstract— This paper proposes a carrier recovery loop using a reconfigurable phase shaper. It is based on the five-port technique which has the advantage of using mixed circuits to calculate complex power ratios. Different modulation standards can be canceled since the phase detector's transfer function can be dynamically changed. Furthermore, the loop filter is also reconfigurable, allowing for fast-frequency acquisition and lownoise bandwidth. Measurement results are presented in the 2 GHz band with data rate of 1 Mbps. The regenerated carrier's phase noise and power spectral density are provided as well as the constellation diagram of the demodulated signal.

Keywords—Five port interferometer, carrier recovery loop

I. INTRODUÇÃO

Receptores homodinos têm sido amplamente utilizados em sistemas de comunicação visando redução de custo e de complexidade, uma vez que são facilmente integráveis [1]. Demoduladores baseados no princípio do reflectômetro de seis portas têm sido propostos em uma versão simplificada com apenas cinco portas em vez de seis. Estes demoduladores são do tipo homodino e são adequados a receptores multi-banda/banda-larga tais como os utilizados em radios definidos por software [2, 3]. Quando comparada à arquitetura clássica dos demoduladores ortogonais I/Q, a abordagem de cinco portas é vantajosa por projetar o sinal modulado recebido em uma base de três vetores linearmente dependentes ao invés de dois. O vetor redundante adicionado amplia a banda de frequências de operação além de permitir a compensação de imperfeições dos circuitos tais como IM2 [4]. Para que o

sinal modulado recebido, apresentando distorsões impostas pelas imperfeições do canal de transmissão, seja demodulado coerentemente, faz-se necessária a geração local de um sinal em fase com a portadora. Diversos métodos de recuperação de portadora são descritos na literatura especializada, dentre os quais destacam-se a malha de Costas (Costas Loop) e a malha de modulação reversa [5, 6].

Um método de recuperação de portadoras baseado na malha de modulação reversa foi proposto para demoduladores seisportas em [6]. Nessa aplicação um segundo sistema de seis portas foi usado para remodular o sinal recebido a partir do sinal recuperado em estado reverso, cancelando a modulação e gerando portanto um sinal local em fase com a portadora. Apesar dos bons resultados, este método requer uma considerável quantidade de componentes extras, além de exigir um cálculo preciso do atraso introduzido pela malha de remodulação. Em [5], uma malha de Costas digital implementada em FPGA foi proposta. Na FPGA implementaram-se o detector de fase e o filtro de malha, entretanto o aspecto da reconfigurabilidade não foi explorado. Em trabalho nosso anterior [7], apresentamos resultados de simulação de uma malha de Costas adaptada a demoduladores cinco-portas cujos resultados iniciais permitiram o aprofundamento da idéia.

Neste trabalho, uma malha de recuperação da fase de portadoras para demoduladores cinco-portas homodinos é proposta. Ela é composta por um detector de fase configurável conforme o padrão de modulação do sinal recebido. Além disso, o tempo de reposta da malha pode ser modificado durante a operação do sistema uma vez que o filtro de malha é implementado por software. Esta peculiaridade proporciona à malha uma aquisição rápida de frequência assim como a permite operar com banda passante de ruído estreita. Para validar a proposta, um estudo de caso utilizando modulação BPSK é realizado. São apresentados o ruído de fase e a densidade espectral de potência da portadora regenerada quando a taxa de bits do sinal BPSK é 270 kbps e 1 Mbps. Mostra-se também em um diagrama de constelação o sinal demodulado a partir da portadora regenerada.

Este trabalho é organizado da seguinte maneira: Desenvolve-se o princípio teórico dos demoduladores cincoportas e do detector reconfiguável na seção II. Discutem-se os aspectos de implementação para o estudo de caso BPSK na seção III. Em seguida, na seção IV, descreve-se o experimento realizado e apresentam-se os resultados obtidos. Finalmente, a seção V é reservada aos comentários conclusivos.

II. FUNDAMENTOS TEÓRICOS

A. Demodulador cinco-portas

Um sistema baseado em um interferômetro de cinco portas pode ser representado em blocos como ilustrado na Fig. 1.

F.R.Sousa e B.Huyart fazem parte do departamento de comunicações e eletrônica do GET-TELECOM PARIS. 46 rue Barrault, 75634 Paris, Franç a. e-mails:rangel@ieee.org, bernard.huyart@enst.fr

R.C.S.Freire é professor do departamento de engenharia elétrica da UFCG. Av. Aprígio Veloso, 882, Bodocongó, 58109-970, Campina Grande, Paraíba, Brasil. e-mail:freire@dee.ufcg.edu.br

R.N. Lima é professor do departamento de engenharia elétrica da UFBA. Rua Aristides Novis, 2, Federação, Salvador - BA, Brasil. e-mail:delima@ufba.br

XXI SIMPÓSIO BRASILEIRO DE TELECOMUNICAÇÕES-SBT'04, 06-09 DE SETEMBRO DE 2004, BELÉM, PA



Fig. 1. Sistema baseado em um interferômetro de cinco portas que possibilita determinar $\rho = \frac{a_2}{a_1}$

Seus componentes são uma junção interferométrica com duas entradas (1, 2) e três saídas (3, 4, 5), três diodos detectores de potência, três conversores analógico-digital e um processador digital de sinais (DSP). A saída do sistema (ρ) fornece a razão complexa entre os sinais de entrada (In, Ref).

A relação entre as pseudo-ondas de potência incidentes e refletidas nas portas da junção interferométrica é completamente descrita pelos parâmetros de dispersão da junção, S_{ij} , como expressa a equação seguinte:

$$b_i = \sum_{j=1}^{5} S_{ij} a_i , \qquad i = 1 \cdots 5$$
 (1)

em que a_i é a pseudo-onda de potência incidente na porta ie b_j é a pseudo-onda de potência refletida na porta j. Assumindo que os detectores de potência são permanentemente conectados às portas da junção, pode-se escrever a seguinte equação:

$$a_j = b_j \Gamma_j , \qquad j = 3 \cdots 5 \tag{2}$$

em que Γ_j é o coeficiente de reflexão do detector de potência conectado à porta *j*. Como há oito equações (1, 2) e dez variáveis (a_i , b_j), pode-se resolver um sistema de equações para oito variáveis em função de duas outras. Particularmente:

$$b_i = A_i a_1 + B_i b_3$$
, $i = 4, 5$ (3)

sendo A_i e B_i constantes do reflectômetro. A potência detectada nas saídas do interferômetro pode ser expressa como:

$$P_i = |b_i|^2 (1 - |\Gamma_i|^2), \qquad i = 3 \cdots 5$$
 (4)

Considerando um número complexo $\omega = u + jv = b_3 \sqrt{1 - |\Gamma_i|^2}$ e substituindo-o na equação (4), tem-se:

$$P_3 = |\omega|^2 \tag{5}$$

$$ZP_4 = |\omega - \omega_1|^2 \tag{6}$$

$$RP_5 = |\omega - \omega_2|^2 \tag{7}$$

onde $\omega_1 = \omega'_1 a_1$, $\omega_2 = \omega'_2 a_1$ e ω'_1 , ω'_2 , Z e R são constantes dependentes dos parâmetros de dispersão do reflectômetro e dos coeficientes de reflexão dos detectores de potência. Estas constantes são determinadas por um procedimento de calibração como aquele descrito em [8]. É importante salientar que diferentemente dos clássicos sistemas com seis portas, o nível de potência do sinal de referência ou do oscilador local (porta 1) deve ser constante e igual ao utilizado durante o procedimento de calibração e operação do sistema.

Manipulando as equações (5), (6) e (7) pode-se expressar ω como uma combinação linear dos níveis de potência medidos nas saídas do reflectômetro:

$$\omega = a'P_3 + b'P_4 + c'P_5 + d' \tag{8}$$

Além disso, baseado nos mesmos argumentos que justificam (3), pode-se expressar b_3 , e consequentemente ω , em função das pseudo-ondas de potência nas entradas do reflectômetro como segue:

$$b_3 = \frac{\omega}{\sqrt{1 - |\Gamma_3|^2}} = Ka_1 + La_2 \tag{9}$$

Dividindo (9) por a_1L , obtém-se uma relação entre as pseudoondas de potência de entrada e uma combinação linear dos valores de potência de saída como:

$$\rho = \frac{a_2}{a_1} = aP_3 + bP_4 + cP_5 + d \tag{10}$$

onde a, b, c e d são funções das constantes determinadas por calibração.

B. Detector de fase reconfigurável e filtro de malha

Numa malha de recuperação de portadoras, os saltos de fase devido aos estados de modulação são cancelados e um sinal proporcional ao erro de fase entre o sinal regenerado e o sinal recebido controla a frequência de um oscilador controlado por tensão (OCT ou VCO Voltage Controlled Oscillator). Em geral, estas malhas são implementadas com circuitos analógicos e são dedicadas a um único padrão de modulação. A malha de recuperação de portadoras proposta usa um detector de fase reconfigurável permitindo sua aplicação em demoduladores multi-padrão. Seu diagrama de blocos é apresentado na Fig. 2. As funções de transferência do detector de fase são armazenadas numa tabela (LUT do Inglês Look-Up Table) que é endereçada pela fase do sinal recebido. Na Fig. 2, a LUT é representada pelo bloco Ajuste de Fase. A saída da tabela alimenta o filtro de malha que determina a resposta dinâmica do sistema. Os parâmetros deste filtro podem ser ajustados de modo que durante o período de aquisição de frequência o tempo de resposta seja pequeno. Contudo, uma vez em estado permanente, a banda passante da malha pode ser reduzida, melhorando sua performance em relação ao ruído.



Fig. 2. Diagrama de blocos da malha de recuperação de portadoras para demoduladores cinco-portas homodino.

Um filtro proporcional e integral foi escolhido de modo a cancelar o erro estático de frequência. Sua função de transferência é dada por:

$$F(z) = K_{pi} \frac{z - \alpha}{z - 1} \tag{11}$$

em que K_{pi} é o ganho do filtro e α é zero do filtro.

Quando a malha encontra-se em regime permanente, o erro de fase é aproximadamente zero, podendo ser considerada linear. Sua função de transferência em dominio de z pode ser escrita como:

$$H(z) = K \frac{z - \alpha}{z^3 - 2z^2 + z(K+1) - \alpha K}$$
(12)

onde K é o ganho de malha aberta e α e o zero do filtro de malha. Após a filtragem, o sinal de erro é convertido para o domínio analógico para corrigir a fase do oscilador controlado por tensão, gerando portanto uma réplica local da portadora do sinal recebido. O conversor digital-analógico é o único componente adicionado ao sistema, tendo em vista que o processador de sinais digitais já é parte do demodulador.

III. ESTUDO DE CASO: MODULAÇÃO BPSK

Em um sinal com modulação BPSK, a fase da portadora RF sofre deslocamentos de 180° em função da cadeia de bits a transmitir. Para que a fase da portadora seja recuperada, os saltos de 180° devem se cancelados, implicando na escolha da função de transferência do detector de fase periódica em π rad. A solução adotada usa um módulo de ajuste de fase baseado em LUTs para cálculo rápido do sinal de erro que cancelará a modulação. O diagrama de blocos deste subsistema é ilustrado na Fig. 3

O circuito de ajuste de fase usa uma aproximação linear da função $\tan^{-1} x$ na faixa 0 < x < 1. Os valores correspondentes a $\tan^{-1} x$ dentro da faixa linear adicionados a uma constante de correção são armazenados em quatro LUTs.



Fig. 3. Diagrama de blocos do circuito de ajuste de fase para modulação BPSK.

A escolha da LUT é feita a partir da determinação do octante do qual a fase do sinal recebido é parte. Isto é feito a partir da combinação de três variáveis (A, B e C) definidas no diagrama apresentado na Fig. 3. A tabela da verdade do circuito de escolha da LUT, assim como o valor de correção aplicada aos valores de ϕ (tan⁻¹ x) são compilados na Tabela I.

TABELA I Tabela da verdade do circuito de escolha das LUTs

С	В	А	LUT	θ (Erro de fase ajustado)
0	0	0	1	ϕ
0	0	1	2	$-\phi$
0	1	0	2	$-\phi$
0	1	1	1	ϕ
1	0	0	3	$\frac{\pi}{2} - \phi$
1	0	1	4	$-\frac{\pi}{2}+\phi$
1	1	0	4	$-\frac{\pi}{2}+\phi$
1	1	1	3	$\frac{\pi}{2} - \phi$

A malha BPSK torna-se uma malha M-PSK ou um PLL mudando-se o conteúdo das LUTs e modificando-se os circuitos lógicos da Fig. 3. Sua implementação pode ser feita em software, circuitos lógicos reconfiguráveis (FPGAs) ou circuitos integrados dedicados.

IV. RESULTADOS

Um experimento foi realizado para validar a malha BPSK conforme o diagrama da Fig. 2. O arranjo foi composto por um sistema cinco-portas calibrado em 0 dBm/2G Hz, um oscilador controlado por tensão, um gerador RF E4432B e dois sitemas de tratamento de sinais digitais. Em um deles utilizou-se um kit de desenvolvimento TI[®] TMDS320006711E para implementar as funções lógicas e as tabelas do recuperador de portadoras. O segundo subsistema de processamento serviu para amostrar o sinal em banda básica para análise. Este sistema é composto por uma placa de aquisição NI-DAQ 6110E e um microcomputador. O ganho de malha *K* foi ajustado em 0.2 e o zero do filtro em 0.9. A banda passante da malha calculada foi 15.91 kHz.

Antes de fechar a malha, a função de transferência do detector de fase foi verificada usando um sinal com fase modulada por uma forma de onda dente-de-serra. O sinal observado na saída do detector de fase é mostrado na Fig. 4. Como esperado, a função de transferência é periódica em π rad, ao mesmo tempo em que é linear na faixa $\pm \frac{\pi}{2}$. Na



Fig. 4. Função de transferência do detector de fase utilizado numa malha de recuperação de portadoras BPSK

seqüência, fechou-se a malha e sinais BPSK com taxa de dados de 270 kbps e 1 Mbps foram usados como entrada. Com a malha em regime permanente, mediu-se o ruído de fase da portadora regenerada usando-se um analizador de sinais FSIQ 40. Os resultados são apresentados na Fig. 5. Percebe-



Fig. 5. Ruído de fase da portadora não modulada do sinal transmitido (REF), do VCO em funcionamento livre, da portadora regenerada quando o sinal recebido não é modulado (MOD OFF) e das portadoras regeneradas quando a taxa de dados do sinal modulante são respectivamente 270 kpbs and 1 Mbps

se facilmente a partir dos gráficos de ruído de fase que os sinais regenerados são livres de modulação. Além disso, a atenuação do ruído de fase do VCO no interior da banda passante da malha é superior a 20 dB. Na faixa de freqüências entre 20 - 1000 kHz o ruído de fase dos sinais recuperados é aproximadamente 5 dB superior ao ruído de fase do VCO.

O espectro das portadoras localmente geradas são mostrados na Fig. 6. Nota-se a ausência de modulação nos dois sinais de potência -13 dBm em 2 GHz.

Usando-se o segundo sistema de aquisição, amostraram-se os valores de tensão observados nas saídas dos detectores de potência. Para ambas as taxas de dados 270 kbps e 1 Mbps obteve-se o diagrama de constelação correspondente como pode ser observado nas Figs. 7 e 8. A diferença de 3 dB



Fig. 6. Densidade espectral de potência das portadoras recuperadas

observada entre os ruídos de fase das portadoras recuperadas pode ser identificada nos gráficos de sinais demodulados: o sinal de 1 Mbps apresenta ruído superior ao sinal de 270 kbps.



Fig. 7. Constelação do sinal demodulado com taxa de dados de 1 Mbps.

V. CONCLUSÃO

Receptores de conversão direta são mais facilmente integráveis que os receptores heterodinos, proporcionando soluções de custo inferior. Sua implementação pode ser feita a partir de sistemas cinco-portas como tem sido proposto recentemente. Similarmente aos demoduladores tradicionais, demoduladores homodinos cinco-portas necessitam de circuitos de recuperação de fase da portadora transmitida para que a demodulação seja coerente.

Apresentou-se neste artigo uma malha de recuperação de portadoras para receptores homodinos cinco-portas. Sua principal característica é um detector de fase com função de transferência reconfigurável. Sua utilização é apropriada em receptores multi-padrão ou em radios definidos por software, visto que apenas tabelas e funções lógicas necessitam ser alteradas quando muda-se o padrão de modulação. Apresentaramse resultados experimentais para um estudo de caso em que



Fig. 8. Constelação do sinal demodulado com taxa de dados de 270 kbps.

utilizou-se sinais BPSK com taxa de dados de 1 Mbps e 270 kpbs. O sistema reconfigurável pode se implementado em software, circuitos lógicos dedicados ou circuitos lógicos reconfiguráveis.

AGRADECIMENTOS

Este trabalho recebeu apoio fianceiro da CAPES (Coordenação de aprefeiçoamento de pessoal de nível superior) e do COFECUB (Comité Français d'Evaluation de la Coopération Universitaire avec le Brésil)

Os autores são gratos a TI[®] pelo fornecimento de placas de processamento de sinais digitais como parte do projeto ELITE.

REFERÊNCIAS

- A. A. Abidi, "Direct-conversion radio transceivers for digital communications," *IEEE Journal of solid-state circuits*, vol. 30, no. 12, december 1995.
- [2] W. Xiong and V. Fusco, "Wideband 0.9 ghz to 5 ghz six-port and its application as digital modulation receiver," *IEE Proceedings - Microwave, Antennas and Propagation*, vol. 150, pp. 301–307, Aug. 2003.
- [3] T. Mack, A. Honold, and J.-F. Luy, "An extremely broadband software configurable six-port receiver plataform," in *Proceedings of the 33^d European Conference on Wireless Technology*, 2003.
- [4] F. R. Sousa and Huyart, "A novel rf front-end architecture for multi-band transceivers," in *Accepted for presentation at IMS2004*, May 2004.
- [5] G. MitChell and T. Guichon, "Digital costas loop design for coherent microsatellite transponders," in *Aerospace Conference Proceedings*, 2002, pp. 1197–1209.
- [6] E. Marsan, J.-C. Scheil, G. Brehm, K. Wu, and R. G. Bosisio, "High-speed carrier recovery circuit suitable for direct digital qpsk transceivers," in *Proceedings of the 2002 Radio and Wireless Conference - RAWCON*, 2002, pp. 103–106.
- [7] F. R. de Sousa and B. Huyart, "Carrier recovery in five-port receivers," in Proceedings of the European Conference on Wireless Technology 2003, 2003, pp. 419 – 421.
- [8] F. R. Sousa, B. Huyart, and R. N. de Lima, "A new method for automatic calibration of 5-port reflectometers," in *Proceedings of the SBMO/IEEE MTT-S International Microwave and Optoelectronics Conference*, vol. 2, Sept. 2003, pp. 1063 – 106.