

Método Iterativo de Representação Esparsa Implementado em FPGA para Aplicação em Calorimetria

Tiago A. Teixeira, Melissa S. Aguiar, Luciano M. de Andrade Filho, José M. de Seixas

Resumo—O acelerador de partículas LHC vem passando por um processo de atualização, produzindo o efeito conhecido como *pile-up* (empilhamento de sinais) na eletrônica de leitura dos detectores. Como o algoritmo atualmente utilizado para a estimação da amplitude dos sinais gerados nessas colisões não é tolerante a esse efeito, este trabalho propõe a implementação em *hardware* de um método iterativo baseado em uma variante do método *Separable Surrogate Functionals* que recupera a informação da amplitude dos sinais sobrepostos dentro de uma janela de aquisição. Tal implementação permite que dezenas de canais possam ser implementados em paralelo dentro de uma única FPGA, além de respeitar a latência de operação necessária a sua implementação *online*.

Palavras-Chave—Hardware, FPGA, Implementação, Calorímetros

Abstract—The LHC particle accelerator has been undergoing an upgrade process, producing the effect known as *pile-up* in the reading electronics of the detectors. As the algorithm currently used to estimate the amplitude of the signals generated in these collisions is not tolerant to this effect, this work proposes the implementation in hardware of an iterative method based on a variant of the *Separable Surrogate Functionals* method that retrieves the information from the amplitude of the overlapping signals within an acquisition window. Such implementation allows dozens of channels to be implemented in parallel within a single FPGA, in addition to respecting the operating latency required for its online implementation.

Keywords—Hardware, FGPA, Implementation, Calorimeters

I. INTRODUÇÃO

Sistemas sofisticados de instrumentação são essenciais nos estudos envolvendo a física de altas energias para a exploração das componentes fundamentais da matéria e suas dinâmicas de interação [1]. Dentre tais instrumentos, neste trabalho focamos em experimentos envolvendo colisores de partículas, onde feixes de partículas sub-atômicas são acelerados, em sentidos opostos, a velocidades próximas à da luz, para que colidam em pontos específicos dos detectores, que possuem sistemas responsáveis por mensurar as propriedades das partículas sub-produtos dessas colisões [2].

Neste cenário, a Organização Europeia para a Pesquisa Nuclear (*Conseil Européen pour la Recherche Nucléaire*),

T. A. Teixeira[†], M. S. Aguiar[†], L. M. de Andrade Filho[†] e J. M. Seixas[‡], Departamento de Engenharia Elétrica, Universidade Federal de Juiz de Fora, Juiz de Fora-MG[†], Brasil, Laboratório de Processamento de Sinais COPPE/POLI, Universidade Federal do Rio de Janeiro, Rio de Janeiro-RJ[‡], Brasil, Emails: tiago.teixeira@engenharia.ufjf.br, melissa.aguiar@engenharia.ufjf.br, luciano.andrade@engenharia.ufjf.br, seixas@lps.ufjf.br.

também conhecida como CERN, vem se destacando mundialmente nos experimentos envolvendo a física de altas energias, desde a sua fundação, no ano de 1954, em Genebra, Suíça [3].

O CERN foi responsável pelo projeto e construção do LHC (*Large Hadron Collider*), que atualmente é o maior e mais energético acelerador de partículas já construído [4]. Os principais experimentos para a detecção de partículas no LHC são o CMS (*Compact Muon Solenoid*) [5], LHCb (*A Large Ion Collider Beauty*) [6], ALICE (*A Large Ion Collider Experiment*) [7] e o ATLAS (*A Toroidal LHC Apparatus*) [8].

O ATLAS é o maior experimento do LHC e, assim como o CMS, é um experimento de propósito geral, projetado para explorar todo o potencial de descobertas do LHC, sendo utilizado na investigação das colisões do tipo próton-próton [9]. O detector ATLAS pesa cerca de 7000 toneladas e é composto por sub-detectores (indicados na Figura 1) dispostos em camadas, onde cada sub-detector é responsável por medir propriedades específicas das partículas sub-produtos das colisões [10].

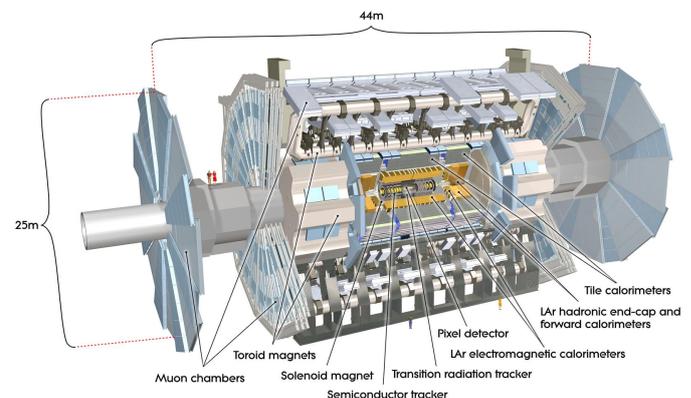


Fig. 1. Vista detalhada do detector ATLAS [9].

Uma importante característica a ser mensurada é a energia gerada nas colisões, que é obtida através dos calorímetros [11]. No sistema de calorimetria do ATLAS, são destacados o Calorímetro Hadrônico (*Tile Calorimeter - TileCal*) e o Calorímetro Eletromagnético (*Liquid Argon - LAr*). O LAr foi projetado para absorver as partículas que interagem com seu material de forma eletromagnética [12] e o *TileCal* foi projetado para mensurar a energia das partículas mais propícias a interagirem com seu material de forma hadrônica [13].

Os eventos de colisão no LHC ocorrem a uma taxa de 40MHz [14]. Devido a essas interações, é gerado um fluxo de

dados de cerca de 60Tb/s nos sub-detectores do ATLAS [15]. Para selecionar quais desses eventos devem ser armazenados ou descartados, o ATLAS utiliza um sistema de *trigger* [16], que é um sistema de filtragem *online* composto por dois níveis. O primeiro nível de filtragem é o foco deste trabalho, no que diz respeito à informação de energia das colisões fornecida pelo *TileCal*. Nele, o sinal elétrico proveniente das células do *TileCal* é digitalizado a uma taxa de 40MHz, sincronizado com as colisões no LHC.

Atualizações graduais no LHC estão previstas para os próximos anos, visando elevar a densidade de feixes de prótons e, conseqüentemente, a taxa de interações entre as partículas e a quantidade de partículas elementares detectadas cresce, aumentando assim a probabilidade da ocorrência de fenômenos mais raros [17]. Como o tempo de resposta da eletrônica de leitura nos calorímetros é maior do que o período entre colisões, esse aumento na taxa de eventos influencia na sobreposição entre sinais provenientes de eventos subsequentes, deformando o sinal recebido. Este efeito é conhecido como *pile-up* [18], [19], o qual é ilustrado na Figura 2.

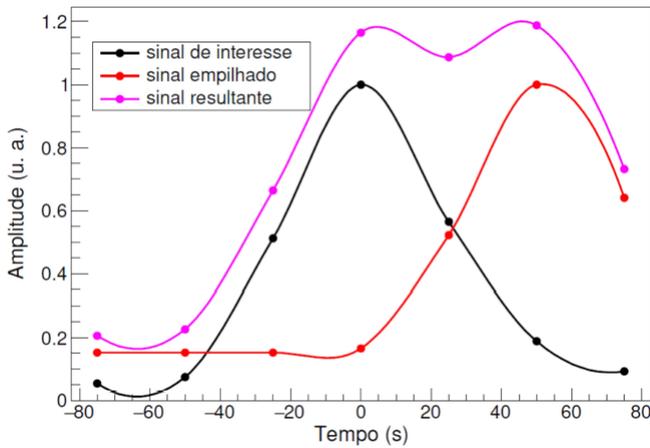


Fig. 2. Exemplo de empilhamento de sinais [19].

A Figura 2 exemplifica o *pile-up*, onde uma colisão sensibilizou uma determinada célula do *TileCal* gerando um sinal e, 50ns depois, ocorre uma segunda colisão e a mesma célula foi sensibilizada, gerando um segundo sinal. Como estes eventos ocorreram em um período inferior ao necessário para identificar um pulso conformado (150ns), forma-se um sinal resultante, que é o efeito dos outros dois sinais empilhados.

O algoritmo atualmente em uso é baseado em um Filtro Casado [20], cujo objetivo é a detecção de um pulso de formato conhecido e a estimação de sua amplitude, o que permite inferir a energia depositada. No entanto, tal método não é adequado para cenários de empilhamento, uma vez que o efeito *pile-up* modifica a forma do pulso característico do sinal de interesse.

Na literatura, existem métodos propostos para resolver este problema, baseando-se na desconvolução do sinal do calorímetro [19]. Visando uma implementação *online* de alto custo-benefício, esta técnica pode ser implementada através de Filtros FIR (*Finite Impulse Response*) [21], onde é realizada uma equalização da resposta do calorímetro [22], [23], [24].

Uma outra abordagem, apresentada no trabalho [25], se baseia em uma modificação do Gradiente Descendente (GD), denominada Gradiente Descendente Positivo (GDP), onde os valores negativos obtidos são descartados a cada iteração, e um modelo linear de sobreposições de sinais de amplitude positiva é alcançado iterativamente. Este trabalho aponta que os métodos iterativos têm desempenho superior ao das técnicas baseadas em Filtros FIR no que diz respeito à detecção e acurácia da informação de energia reconstruída, porém o custo computacional é alto, sendo um desafio para a proposta de algoritmos a serem implementados em ambiente embarcado.

Nesse contexto, teorias de Representação Esparsa (RE) de dados buscam obter soluções mais eficientes [26], em termos de implementação. Neste trabalho é proposta a implementação de um método iterativo de desconvolução baseado em Representação Esparsa de dados visando a reconstrução *online* de energia no Calorímetro Hadrônico do ATLAS.

Na Seção II é apresentado o embasamento matemático da técnica proposta de estimação de energia. Na Seção III o diagrama do circuito a ser implementado é exemplificado. Na Seção IV os resultados obtidos são apresentados e, por fim, na Seção V é apresentada a conclusão deste trabalho.

II. DESCONVOLUÇÃO POR MÉTODOS DE SHRINKAGE

O trabalho publicado em [25] foi baseado em desconvolução por Gradiente Descendente Positivo e tal trabalho obteve suas bases nos trabalhos previamente publicados por [27] e [23].

Em [27] há um modelo convolucional que descreve o fenômeno de *pile-up*, onde o mesmo pode ser entendido como: dado uma sequência vetorial x , representativa de valores de energia a serem reconstruídos, a partir de uma convolução desta sequência com um dado pulso de referência normalizado do *TileCal* (representado pelo vetor h) é gerado um vetor r representando os dados observados na eletrônica de leitura. Esse processo convolucional pode ser visualizado em um formato matricial, conforme Equação (1) [23], [25].

$$r = Hx \quad (1)$$

Na Equação (1), a matriz de convolução (aqui chamada de matriz H) é formada por amostras normalizadas do pulso de referência (vetor h), sendo tais amostras deslocadas a cada coluna, repetindo assim estes valores em uma diagonal. Os demais termos da matriz H são preenchidos com zero. Tal estrutura pode ser visualizada em [25].

Ainda na Equação (1), o vetor r e a matriz H são conhecidos e, com isso, para ser possível a reconstrução dos valores do vetor x , é necessário recorrer a resolução de problemas via equações lineares. Por se tratar de um modelo convolucional, o vetor r tem mais elementos que o vetor x , gerando assim infinitas soluções.

Considerando a desconvolução de sinais impulsivos, conforme proposto por este trabalho, em [28] há uma demonstração que aponta para a escolha de uma representação mais esparsa de forma a obter o vetor x , sendo esse tipo de representação, a que apresentaria os melhores resultados.

Tendo como base o trabalho [28], foi realizada uma busca em [26] pelo método de RE que fosse mais aderente ao

problema em questão. Tal busca se apoiou nos trabalhos [29] e [30] para considerar uma versão adaptada do método SSF (*Separable Surrogate Functionals*), indicada na Equação (2), disponível em [26].

$$\mathbf{x}_{i+1} = S_\lambda (\mu \mathbf{H}^T (\mathbf{r} - \mathbf{H} \mathbf{x}_i) + \mathbf{x}_i) \quad (2)$$

onde μ e λ são constantes a serem determinadas experimentalmente e a função S_λ é uma função linear por partes, conhecida como Função de Shrinkage e depende do parâmetro λ .

Dentre as adaptações realizadas por [29] e [30] no método SSF originalmente proposto por [26], pode-se destacar:

- A fixação de um valor igual a 0,25 para a constante μ . Essa fixação se deu a partir de calibrações realizadas com dados de simulação do *TileCal*, além do fato de a mesma evitar a criação de um circuito adicional de multiplicação (apenas deslocamento de bits são necessários).
- A fixação de um valor igual a zero para a constante λ , também determinada por calibração. Esta escolha elimina a necessidade de construção de circuitos adicionais de comparação.
- A fixação de uma matriz \mathbf{A} resultante da multiplicação da matriz \mathbf{H} por sua transposta ($\mathbf{A} = \mathbf{H}^T \mathbf{H}$), eliminando a necessidade deste cálculo em *hardware*.
- O janelamento dos vetores \mathbf{r} e \mathbf{x} , criando sub-vetores \mathbf{s} e \mathbf{y} , respectivamente, o que foi possível devido às características do próprio LHC de gerar trem de colisões em blocos de 48 colisões consecutivas, seguida de 7 colisões "vazias" (período sem colisões), conforme definido por [31]. Esse janelamento permitiu a aplicação do método em partes menores, exigindo assim uma menor capacidade computacional na resolução do problema.
- A inicialização do vetor \mathbf{y}_0 através da multiplicação do vetor \mathbf{s} pela pseudoinversa da matriz \mathbf{H} , chamada de matriz \mathbf{H}^+ . Esta inicialização diminui consideravelmente o número de iterações subsequentes necessárias.
- Uma modificação na Função de Shrinkage (denominada S_λ^+) para gerar somente valores não-negativos.

Após aplicadas essas adaptações, convencionou-se chamar essa variação do método SSF de SSFi. A Equação (3) já se encontra com essas adaptações realizadas.

$$\mathbf{y}_{i+1} = S_0^+ \left(\mathbf{y}_i + 0.25 \left[\begin{array}{c} \underbrace{\mathbf{H}^T \mathbf{s}}_{\text{constante}} - \underbrace{\mathbf{A} \mathbf{y}_i}_{\text{varia em cada iteração}} \end{array} \right] \right) \quad (3)$$

onde \mathbf{y}_0 é formado pela multiplicação entre $\hat{\mathbf{H}}^+$, que representa a matriz \mathbf{H}^+ após a aplicação de um patamar de corte para a redução do número de elementos dessa matriz [30], e o vetor \mathbf{s} , que representa cada uma das janelas do vetor \mathbf{r} contendo todos os elementos da janela amostral. A matriz $\hat{\mathbf{H}}^+$ é utilizada no lugar da matriz \mathbf{H}^+ para diminuir o número de operações em *hardware* na determinação de \mathbf{y}_0 .

III. DIAGRAMAÇÃO DO CIRCUITO

O diagrama do circuito descrito a seguir tem como objetivo demonstrar como será processado um vetor \mathbf{r} de tamanho infinito, obtido de forma contínua, *free-running*, gerando ao final do circuito um vetor $\hat{\mathbf{x}}$ também infinito, porém com um atraso Δ em relação ao vetor de entrada. Parte desse atraso diz respeito ao janelamento do vetor \mathbf{r} , sendo cada janela desse vetor aqui nomeada como vetor \mathbf{s} . O vetor $\hat{\mathbf{x}}$ é o resultado da recuperação do vetor \mathbf{x} após o processo de desconvolução.

A Figura 3 apresenta um diagrama em blocos do circuito completo implementado. Esse diagrama foi construído de forma a poder ser utilizado na representação de vários métodos, a serem implementados no futuro, uma vez que basta substituir o bloco $\mathbf{y}_{i+1} + \mu(\mathbf{f} - \mathbf{A} \mathbf{y}_i)$ pela fórmula do método iterativo a ser utilizado.

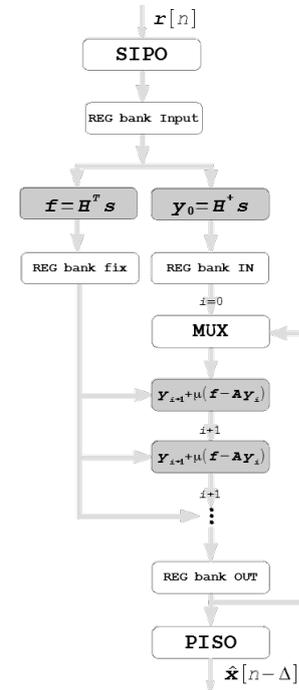


Fig. 3. Circuito completo implementado.

Os cálculos matriciais realizados por esse circuito são executados de forma combinacional, sem a utilização de um circuito de *clock*, e podem ser facilmente identificados na Figura 3, onde apresentam preenchimento na cor cinza. Já os blocos sem preenchimento possuem registradores sincronizados com o *clock* de 40MHz do LHC.

IV. RESULTADOS

O padrão de colisões adotado pelo LHC até o meio de 2018 era *8b6e*, onde a cada 8 colisões um espaço temporal equivalente a 6 colisões era deixado sem colisão [25], porém já no final de 2018 o LHC altera o padrão de colisões para *48b7e*, com isso foram realizadas as devidas adaptações dos resultados obtidos por [25] para o novo padrão de colisão utilizado pelo LHC, para que assim fosse possível a realização das devidas comparações e análises.

Para as simulações do presente trabalho, foi utilizado um *Toy Monte Carlo* [32], o qual já foi empregado em [23], [27] e [28]. Dessa forma, foi possível simular sinais que além de serem equivalentes aos gerados nos calorímetros do ATLAS, possuem maior controle dos parâmetros relacionados ao processo de empilhamento dos sinais.

As análises aqui realizadas levaram em consideração sinais contendo, cada um, 1.820 janelas amostrais, sendo cada janela composta por 55 amostras no padrão de colisões $48b7e$ (48 intervalos temporais de 25ns com colisões e 7 intervalos temporais de 25ns sem colisões), padrão esse adotado pelo LHC no final de 2018, totalizando assim 100.100 amostras consecutivas. Tais sinais foram gerados para uma simulação de 30% na taxa de ocupação do canal, isso significa que a cada 100 colisões havia a possibilidade de que o canal em análise recebesse informações provenientes de 30 dessas 100 colisões. As análises subsequentes apresentam resultados similares para outras taxas de ocupação, de modo que apresentar uma é suficiente para generalizar as comparações realizadas.

Analisando a curva ROC [33] presente na Figura 4, pode-se observar que o desempenho de detecção do método GDP e do método SSFi é praticamente o mesmo, para a taxa de ocupação analisada de 30%.

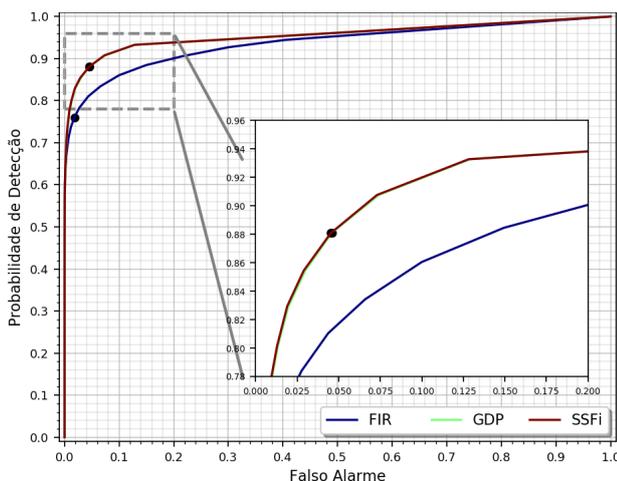


Fig. 4. Curva ROC para taxa de ocupação 30%.

Quanto à velocidade de conversão dos métodos iterativos, podemos observar na Figura 5 que o método SSFi consegue convergir para uma minimização do erro quadrático médio (RMS) inferior ao do Filtro FIR em menos de 20 iterações, já o método GDP precisa de mais de 50 iterações para fazer o mesmo. Obviamente, o filtro FIR não é iterativo e é usado neste gráfico apenas como patamar de comparação.

Ainda analisando a Figura 5 pode-se notar que ambos os métodos convergem para um valor estável já próximo de 165 iterações. Nesta figura há ainda marcações a cada bloco de 55 iterações, para facilitar a análise de desempenho da implementação em *hardware* que é capaz de executar um número de iterações que é um múltiplo inteiro do tamanho da janela, como apresentado em [25].

Até esse ponto, as análises foram realizadas levando em consideração os valores em ponto flutuante dos métodos, no

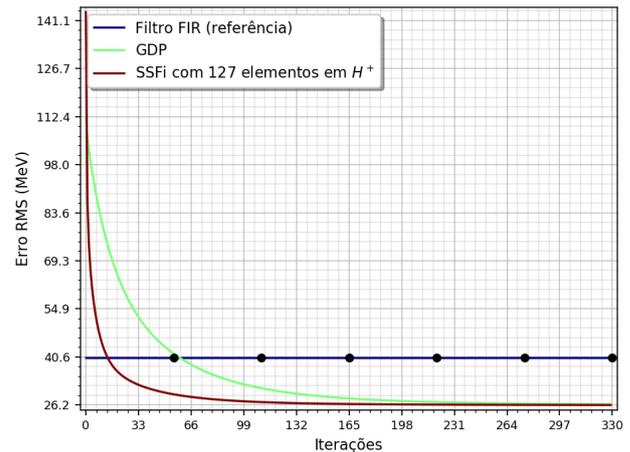


Fig. 5. Valores agrupados de RMS.

entanto, para a avaliação do circuito proposto foram consideradas versões em ponto fixo dos métodos, isso se deve as características do *hardware* que se pretende utilizar na confecção do circuito final.

O procedimento para determinar a melhor representação binária foi o mesmo usado em [25] e os resultados presentes na Tabela I foram obtidos com a placa de FPGA Xilinx [34] Kintex UltraScale+ KCU116, modelo XCKU5P-FFVB676-2-E [35], com 216.960 LUTs e 433.920 FFs, tal placa está disponível na versão Vivado Webpack 2019.1 [36], para uso sem custos, sendo que a FPGA a ser utilizada de fato no primeiro nível de *trigger* do ATLAS deverá ser a Xilinx Kintex UltraScale+ XCKU115-1FLVB1760C [37], com aproximadamente 1,45 milhões de elementos lógicos, frente aos 0,6 milhões de elementos lógicos disponíveis na placa da versão gratuita utilizada.

Analisando a Tabela I podemos constatar que, com apenas 1 bloco de iterações (55 iterações), o método SSFi implementado em ponto fixo conseguiu um resultado de RMS menor que a referência, ou seja, menor que o valor de 40,44MeV alcançado pelo Filtro FIR de ordem 26, implementado em ponto flutuante, que serviu de referência nesse trabalho [25]. Esta tabela analisa somente até o caso limite de três blocos de iteração consecutivos (165 iterações), pois com mais blocos, a FPGA utilizada não foi capaz implementar o circuito para operar na frequência determinada de 40 MHz.

O circuito total, com 165 iterações (3 blocos de iterações), do método proposto é 4,47% maior que o GDP equivalente. No entanto, o método SSFi alcançou um valor de RMS 14,34% menor que este último, quando 3 blocos de iterações são considerados.

V. CONCLUSÕES

O presente trabalho alcançou um melhor resultado de estimação da energia depositada nas células do Calorímetro Hadrônico do Experimento ATLAS instalado no LHC, ao considerar os trabalhos anteriormente publicados, com um circuito ligeiramente maior, de modo que uma melhor relação custo/benefício foi alcançada, quando comparada com o método GDP.

TABELA I

RESULTADOS DA IMPLEMENTAÇÃO EM HARDWARE DOS MÉTODOS

Algoritmo	GDP			SSF ¹		
	55	110	165	55	110	165
Iterações	55	110	165	55	110	165
RMS ²	41,926	31,345	28,22	29,418	27,093	26,519
RMS ³	46,684	37,439	34,483	32,422	30,58	30,158
LUT	24.528	45.376	66.735	26.026	47.753	69.702
FF	2.392	2.392	2.392	2.360	2.360	2.360
DSP	212	280	348	386	454	522
IO	23	23	23	23	23	23

¹Método proposto²RMS obtido de valores em ponto flutuante.³RMS obtido de valores em ponto fixo.

Há espaços ainda para o contínuo aperfeiçoamento do circuito proposto com a possibilidade do uso de processadores especialmente desenvolvidos para tarefas específicas, como o cálculo matricial, por exemplo.

Recomenda-se ainda, em trabalhos futuros, refinamentos na quantização dos *bits* necessários aos alinhamentos e outras melhorias internas de precisão na conversão dos dados de ponto flutuante para ponto fixo. Juntas essas melhorias podem gerar um circuito mais preciso, menor e mais rápido.

AGRADECIMENTOS

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior Brasil (CAPES) - Código de Financiamento 001. Gostaríamos de agradecer também ao CNPq, RENAFAE, FAPEMIG, FAPERJ pelo apoio financeiro no projeto. E ainda ao Experimento ATLAS, em especial ao *TileCal*, pelo suporte ao desenvolvimento do trabalho.

REFERÊNCIAS

[1] D. Perkins, "Introduction to high energy physics," *Cambridge University Press*, 2000.

[2] W. Wille, "The physics of particle accelerators: An introduction," *Clarendon Press*, 2000.

[3] K. Anthony, "Celebrating the first of a kind," *CERN Document Server*, sep 2014.

[4] CERN, "The large hadron collider," *CERN Document Server*, 2014.

[5] R. Aggleton and C. Collaboration, "An fpga based track finder for the ll trigger of the cms experiment at the high luminosity lhc," *Journal of Instrumentation*, vol. 12, p. P12019, 2017.

[6] D. Bourgeois, C. Fitzpatrick, and S. Stahl, "Using holistic event information in the trigger," *CERN Document Server*, no. LHCb-PUB-2018-010, 2018.

[7] F. Ronchetti, F. Blanco, M. Figueiredo, A. G. Knospe, and L. Xaplantis, "The alice electromagnetic calorimeter high level triggers," *JJ. Phys. Conf. Ser.*, vol. 396, 2012.

[8] G. Aad, "The atlas experiment at the cern large hadron collider," *Journal of Instrumentation*, vol. 3, p. S08003, 2008.

[9] J. Pequeno, "Computer generated image of the whole atlas detector," CERN-GE-0803012, mar 2008.

[10] M. H. M. Faria, L. M. A. Filho, E. S. Filho, and J. M. Duarte, J. P. B. S. and Seixas, "Detecção de sinal em calorimetria de altas energias utilizando redes neurais artificiais," in *XXII Congresso Brasileiro de Automática*, (Vitória - ES), 2016.

[11] R. Wigmans, "Calorimetry," *Oxford University Press*, 2018.

[12] M. Aleksa, W. Cleland, Y. Enari, M. Fincke-Keeler, L. Hervas, F. Lanni, S. Majewski, C. Marino, and I. Wingerter-Seez, "Atlas liquid argon calorimeter phase-i upgrade technical design report," *CERN Document Server*, no. CERN-LHCC-2013-017, 2013.

[13] F. Carrio, H. Y. Kim, P. Moreno, R. Reed, C. Sandrock, A. Shalyugin, V. Schettino, J. Souza, C. Solans, G. Usai, and A. Valero., "Design of an fpga-based embedded system for the atlas tile calorimeter front-end electronics test-bench," *CERN Document Server*, 2013.

[14] S. Klous, "Event streaming in the online system," Tech. Rep. ATL-DAQ-PROC-2010-017, CERN, Geneva, jul 2010.

[15] C. Pralavorio, "The new annual report is available," *CERN Document Server*, jun 2017.

[16] H. Reiner, "The atlas trigger system," *The European Physical Journal C - Particles and Fields*, vol. 34, no. 1, pp. s173–s183, 2004.

[17] F. Ruggiero, "Lhc accelerator r&d and upgrade scenarios," *The European Physical Journal C - Particles and Fields*, vol. 34, pp. 433–442, 2004.

[18] W. Cleland and E. Stern, "Signal processing considerations for liquid ionization calorimeters in a high rate environment," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 338, pp. 467–497, Jan 1994.

[19] L. M. de A. Filho, B. S. Peralva, J. M. de Seixas, and A. S. Cerqueira, "Calorimeter response deconvolution for energy estimation in high-luminosity conditions," *IEEE Transactions on Nuclear Science*, vol. 62, pp. 3265–3273, dec 2015.

[20] B. S. Peralva, "The tilecal energy reconstruction for collision data using the matched filter," in *Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC), 2013 IEEE*, pp. 1–6, IEEE, 2013.

[21] S. K. Mitra, "Digital signal processing : A computer-based approach," *McGraw-Hill Higher Education*, 2001.

[22] J. P. B. S. Duarte, L. M. Andrade Filho, and J. M. Seixas, "Representação esparsa aplicada à estimação online de energia para um calorímetro submetido a uma alta taxa de eventos," in *XXXV Simpósio Brasileiro de Telecomunicações e Processamento de Sinais*, (São Pedro - SP), 2017.

[23] J. a. P. B. d. S. Duarte, "Estudo de técnicas de deconvolução para reconstrução de energia online no calorímetro hadrônico do atlas," Master's thesis, UFJF, 2015.

[24] J. P. B. S. Duarte, L. M. Andrade Filho, E. F. Simas Filho, and J. M. Seixas, "Técnicas de deconvolução aplicadas à estimação de energia online em calorimetria de altas energias em condições de alta taxa de eventos," in *XXI Congresso Brasileiro de Automática*, (Vitória - ES), 2016.

[25] T. A. Teixeira, J. P. B. S. Duarte, L. M. Andrade Filho, and J. M. Seixas, "Implementação em fpga de um método recursivo de deconvolução aplicado em calorímetros operando a alta taxa de eventos," in *XXXVI Simpósio Brasileiro de Telecomunicações e Processamento de Sinais*, (Campina Grande - PB), SBRT, sep 2018.

[26] M. Elad, *Sparse and Redundant Representations*. New York: Springer New York, 2010.

[27] B. S.-M. Peralva, "Detecção de sinais e estimação de energia para calorimetria de altas energias," Master's thesis, UFJF, 2012.

[28] D. P. Barbosa, "Estudo de técnicas de otimização para reconstrução de energia de jatos no primeiro nível de seleção de eventos do experimento atlas," Master's thesis, UFJF, 2012.

[29] T. A. Teixeira, L. M. Andrade Filho, and J. M. Seixas, "Implementação de métodos iterativos de deconvolução para processamento on-line no calorímetro hadrônico do atlas," in *XLII RTFNB - XL ENFPC 2019*, (Campos do Jordão), SBF, 2019.

[30] M. S. Aguiar, M. de Oliveira Resende, T. Teixeira, L. M. de A. Filho, and J. M. de Seixas, "Implementação em fpga de um método iterativo de deconvolução para operar no sistema de trigger do experimento atlas," in *XXII Encontro Nacional de Modelagem Computacional e X Encontro de Ciência e Tecnologia de Materiais*, (Juiz de Fora), Essentia Editora, 2019.

[31] S. Kostoglou, G. Arduini, L. Intelisano, Y. Papaphilippou, and G. Sterbini, "Impact of the 50 hz harmonics on the beam evolution of the large hadron collider," 2020.

[32] J. Chapman, "Atlas simulation computing performance and pile-up simulation in atlas," *LPCC detector simulation workshop CERN*, 2011.

[33] T. Fawcett, "An introduction to ROC analysis," *Pattern Recognition Letters*, vol. 27, pp. 861–874, jun 2006.

[34] Xilinx, "Xilinx web site," 2019. Accessed: 2020-03-25.

[35] UltraScale, "Ultrascale and ultrascale+ fpgas packaging and pinouts," 2019. Accessed: 2020-03-25.

[36] S. Churiwala, *Designing with Xilinx FPGAs: Using Vivado*. New York: Springer Publishing Company, Incorporated, 1st ed., 2016.

[37] F. C. Argos, "Activities summary." *TileCal Project meeting*, 2017.