

# Estudo de Defasadores em Banda S Utilizando Elementos Discretos

Liebert L. da Silva, Juner M. Vieira, Eduardo Yoshimoto e Marcos V. T. Heckler

**Resumo**— Neste artigo, um estudo de defasadores em banda S usando componentes discretos é apresentado. Um método para compensar a influência dos elementos parasitas, especialmente a capacitância parasita que surge devido à descontinuidade da linha de transmissão do circuito, é abordado. Os cálculos para o dimensionamento dos componentes LC, a abordagem para compensação de elementos parasitas e as simulações eletromagnéticas usando o software Ansys HFSS são descritos. Considerando as descontinuidades para o projeto, resultados satisfatórios para os circuitos defasadores foram alcançados.

**Palavras-Chave**— deslocador de fase, elementos discretos, antenas com controle de feixe.

**Abstract**— In this paper, a study of phase shifters at S-band using lumped elements is presented. A method to compensate parasitic effects, especially in terms of parasitic capacitance introduced by transmission line discontinuities, is addressed. The design employing LC components by including parasitic effects with electromagnetic simulations using Ansys HFSS is described. By taking the discontinuities into account, good results for the phase-shifter have been achieved.

**Keywords**— phase shifter, lumped elements, beam steering.

## I. INTRODUÇÃO

Um defasador, de forma geral, é um dispositivo que altera a fase de um sinal na sua saída em relação à entrada. Tal dispositivo possui inúmeras aplicações em sistemas de comunicação. Um exemplo é o controle de apontamento de feixe para redes de antenas. Segundo [1], existem cinco maneiras de efetuar o controle de apontamento de feixe em redes de antenas, sendo que a principal variável de controle é a fase de excitação de cada elemento da rede.

As tecnologias mais empregadas na implementação destes dispositivos são: microfita, guia de onda coplanar (do inglês, *coplanar waveguide* - CPW) e guia de onda coplanar aterrado (do inglês, *grounded coplanar waveguide* - GCPW). A tecnologia utilizada neste trabalho é a GCPW, pois possui vantagens como: flexibilidade na espessura da linha (com um mesmo substrato), facilidade ao aterrar componentes discretos e menor dispersão da onda ao longo da linha de transmissão (LT).

Para sistemas que operam em frequências acima de 1 GHz, os valores nominais dos componentes discretos utilizados tendem a diminuir. Por este motivo, torna-se mais difícil a implementação de circuitos em micro-ondas utilizando elementos discretos, uma vez que efeitos oriundos de não idealidades, como a capacitância parasita de *gap*, tornam-se críticos, gerando reatâncias parasitas que possuem valores próximos às dos componentes calculados [2]. Os defasadores propostos

Liebert L. da Silva, Juner M. Vieira, Eduardo Yoshimoto e Marcos V. T. Heckler Laboratório de Eletromagnetismo, Micro-ondas e Antenas (LEMA), Universidade Federal do Pampa, Alegrete-RS, E-mails: liebert2008@hotmail.com, marcos.heckler@unipampa.edu.br.

neste trabalho devem operar em 2,26 GHz (banda S), fazendo com que os valores dos componentes LC utilizados sejam da ordem de algumas unidades de nH e pF. Desta forma faz-se necessário considerar os efeitos parasitas da placa.

O presente trabalho está organizado em quatro seções. Na seção II, uma topologia de deslocador de fase com 4 bits, sua análise matemática e os resultados calculados para os elementos LC são apresentados. Na seção III é abordada uma modelagem do efeito de *gap* e os resultados simulados para os defasadores considerando este fenômeno são discutidos. Por fim, na seção IV, são feitas as considerações finais do trabalho.

## II. ANÁLISE DA TOPOLOGIA PROPOSTA

### A. Topologia do Deslocador de fase

A motivação para este trabalho é estudar defasadores que possam ser aplicados em um deslocador de fase de 4 bits, baseado na topologia proposta em [3] e composto por quatro pares de defasadores, que fornecem em suas saídas defasagens de  $\pm 90^\circ$ ,  $\pm 45^\circ$ ,  $\pm 22,5^\circ$  e  $\pm 11,25^\circ$ . Cada par possui um circuito de referência e outro de atraso, que, respectivamente, apresentam defasagens positivas e negativas (ver Figura 1). O circuito de referência utilizado neste trabalho é um filtro passa-alta (PA); já o de atraso é um filtro passa-baixa (PB). Na Figura 1, as chaves  $S_1$  e  $S_2$  são acionadas simultaneamente, compondo, assim, um bit de controle. Como o dispositivo proposto possui 4 bits, são necessários mais 3 pares de defasadores em cascata, conforme mostrado esquematicamente na Figura 2.

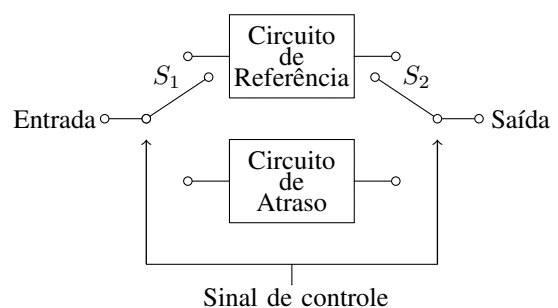


Fig. 1. Topologia de um par de defasadores.

A tabela verdade para este dispositivo é descrita na Tabela I, onde os bits de controle  $b_0$ ,  $b_1$ ,  $b_2$  e  $b_3$  representam, respectivamente, os estágios  $\pm 11,25^\circ$ ,  $\pm 22,5^\circ$ ,  $\pm 45^\circ$  e  $\pm 90^\circ$ , sendo que o bit 0 aciona o circuito de atraso e o bit 1 o de referência. Em suma, o dispositivo apresentado fornece defasagens variáveis de  $-168,75^\circ$  a  $+168,75^\circ$  ou, modificando-se a referência de fase, de  $0^\circ$  a  $337,5^\circ$  com passo de  $22,5^\circ$ .

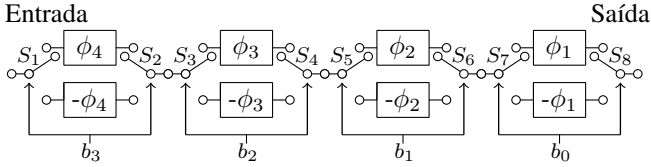


Fig. 2. Topologia completa do deslocador de fase de 4 bits ( $\phi_1 = 11,25^\circ$ ,  $\phi_2 = 22,5^\circ$ ,  $\phi_3 = 45^\circ$  e  $\phi_4 = 90^\circ$ ).

TABELA I

TABELA VERDADE DO DESLOCADOR DE FASE.

Defasagem ( $^\circ$ )	$b_3$	$b_2$	$b_1$	$b_0$
- 168,75	0	0	0	0
- 146,25	0	0	0	1
- 123,75	0	0	1	0
- 101,25	0	0	1	1
- 78,75	0	1	0	0
- 56,25	0	1	0	1
- 33,75	0	1	1	0
- 11,25	0	1	1	1
+ 11,25	1	0	0	0
+ 33,75	1	0	0	1
+ 56,25	1	0	1	0
+ 78,75	1	0	1	1
+ 101,25	1	1	0	0
+ 123,75	1	1	0	1
+ 146,25	1	1	1	0
+ 168,75	1	1	1	1

### B. Modelos de Defasadores

Os circuitos de referência e de atraso de fase, citados na subseção anterior, podem ser implementados usando circuitos dos tipos **T** e **II**, respectivamente. As topologias de cada um dos circuitos são apresentadas nas Figuras 3 e 4. A escolha de topologia é pensada de forma a utilizar o menor número possível de indutores, pelo fato de que estes possuem maior sensibilidade quanto ao fator de qualidade.

Para obter as defasagens requeridas, uma linha de transmissão de comprimento elétrico equivalente ao valor de defasagem requerida foi sintetizada utilizando seu circuito equivalente do tipo **T** ou **II**. Desta forma, usa-se a análise em termos de parâmetros ABCD, tanto da LT, quanto dos circuitos utilizados [4]. Segundo [5], a matriz transmissão (ABCD) de uma LT com comprimento  $l$ , impedância característica  $Z_0$  e constante de fase  $\beta$  é dada por

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos(\beta l) & jZ_0 \sin(\beta l) \\ jY_0 \sin(\beta l) & \cos(\beta l) \end{bmatrix}. \quad (1)$$

Para um modelo **II** passa-baixa, os parâmetros ABCD são dados por

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 - X_{Ls} B_{Cp} & jX_{Ls} \\ jB_{Cp} (2 - X_{Ls} B_{Cp}) & 1 - X_{Ls} B_{Cp} \end{bmatrix}, \quad (2)$$

e para o modelo **T** passa-alta, por

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 - \frac{1}{X_{Lp} B_{Cs}} & \frac{1}{jB_{Cs}} \left( 2 - \frac{1}{X_{Lp} B_{Cs}} \right) \\ \frac{1}{jX_{Lp}} & 1 - \frac{1}{X_{Lp} B_{Cs}} \end{bmatrix}. \quad (3)$$

Ao analisar a topologia **II**, nota-se que, igualando-se os parâmetros  $B$  de (1) e (2), obtém-se o valor da reatância

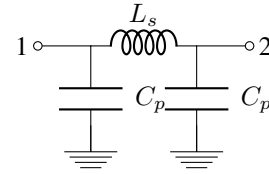


Fig. 3. Topologia tipo **II** proposta para defasagens negativas.

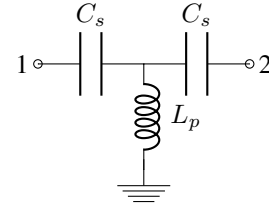


Fig. 4. Topologia tipo **T** proposta para defasagens positivas.

indutiva série  $X_{Ls}$ , que é descrita por

$$X_{Ls} = Z_0 \sin(\beta l). \quad (4)$$

De forma análoga, igualando-se os parâmetros  $D$  de (1) e (2) e utilizando-se (4), obtém-se o valor da susceptância capacitiva paralela  $B_{Cp}$ , dada por

$$B_{Cp} = \frac{1 - \cos(\beta l)}{Z_0 \sin(\beta l)}. \quad (5)$$

Da mesma forma, analisando o modelo **T**, nota-se que, ao igualar os parâmetros  $C$  de (1) e (3), o valor da reatância indutiva em paralelo  $X_{Lp}$  pode ser obtido e é dado por

$$X_{Lp} = \left| \frac{-Z_0}{\sin(\beta l)} \right|. \quad (6)$$

Ao igualar-se os parâmetros  $A$  de (1) e (3), é obtida a susceptância capacitiva série  $B_{Cs}$ , definida em

$$B_{Cs} = \left| \frac{-\sin(\beta l)}{Z_0 (1 - \cos(\beta l))} \right|. \quad (7)$$

Para produzir diferentes defasagens, o parâmetro  $l$  é variado de acordo com a fase de saída desejada. Para  $90^\circ$ , tem-se  $l = \lambda_g/4$ . No caso específico de um deslocador com 4 bits,

$$l = n \frac{\lambda_g}{32}, \quad (8)$$

onde  $n = 1, 2, 4, 8$ . Assim, pode-se produzir as defasagens de  $\pm 11,25^\circ$ ,  $\pm 22,5^\circ$ ,  $\pm 45^\circ$  e  $\pm 90^\circ$ . Os valores calculados dos componentes LC utilizando (4)-(7) para a frequência de 2,26 GHz e  $Z_0 = 50 \Omega$  são mostrados na Tabela II.

TABELA II

VALORES CALCULADOS PARA OS COMPONENTES LC.

Defasagem ( $^\circ$ )	$L_s$ (nH)	$C_p$ (pF)	$L_p$ (nH)	$C_s$ (pF)
$\pm 90$	3,52	1,4	3,52	1,4
$\pm 45$	2,49	0,58	4,98	3,4
$\pm 22,5$	1,34	0,28	9,2	7,08
$\pm 11,25$	0,687	0,138	18,05	14,3

C. Resultados e Discussões

Para a implementação dos circuitos defasadores, foi considerado o substrato de RF FR-4 ( $\epsilon_r = 4,4$ ,  $\tan \delta = 0,02$ ,  $H = 1,55$  mm e  $T = 35$   $\mu\text{m}$ ). A geometria de uma GCPW e seus parâmetros construtivos são mostrados na Figura 5. As dimensões da GCPW obtidas através do software TxLine são as seguintes:  $W = 1,976$  mm e  $G = 0,5$  mm. As distâncias usadas entre as vias foram  $V_1 = 1,5$  mm e  $V_2 = 2$  mm.

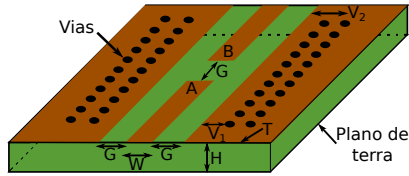


Fig. 5. Parâmetros de uma LT em GCPW.

A fim de obter um parâmetro de referência em termos de fase, uma GCPW foi simulada computacionalmente. Seu modelo eletromagnético é mostrado na Figura 6. Já nas Figuras 7 e 8, os parâmetros S e a fase de uma GCPW são apresentados, respectivamente. Nota-se que a LT projetada apresenta resultados satisfatórios, transmitindo, praticamente, todo sinal de sua entrada para saída. Em termos de fase, percebe-se um comportamento linear, o que é indispensável para um dispositivo defasador.

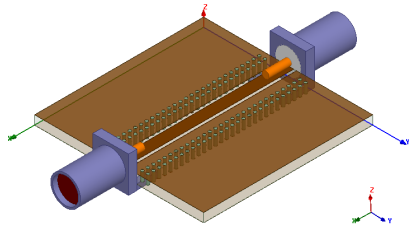


Fig. 6. Modelo eletromagnético de uma LT em GCPW.

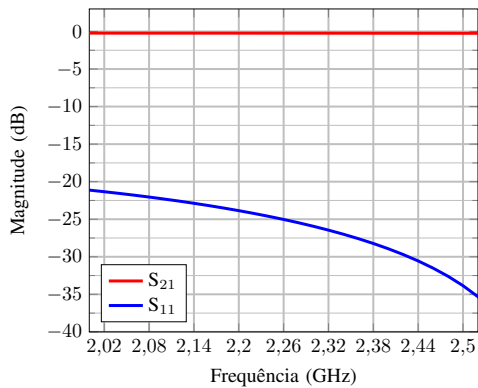


Fig. 7. Resultados simulados dos parâmetros S da trilha em GCPW.

Os modelos computacionais dos circuitos T e II são mostrados nas Figuras 9 e 10. As Figuras 11 e 12 mostram os resultados simulados das fases para os circuitos T e II, respectivamente, usando os valores dos componentes LC descritos na Tabela II.

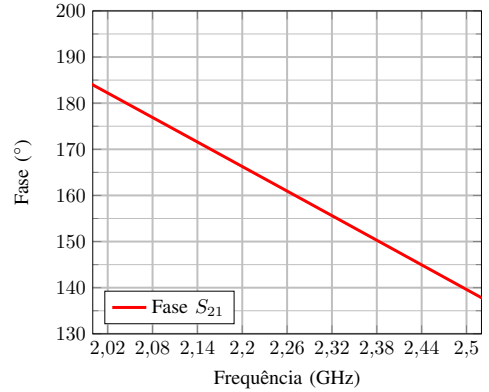


Fig. 8. Resultados de fase simulados da trilha em GCPW.

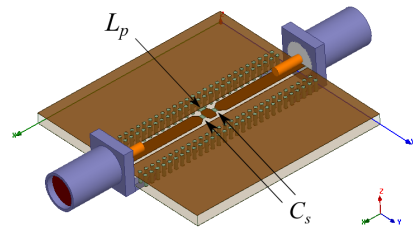


Fig. 9. Modelo eletromagnético do circuito T em GCPW.

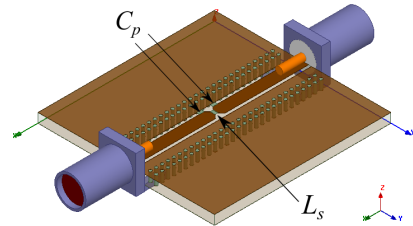


Fig. 10. Modelo eletromagnético do circuito II em GCPW.

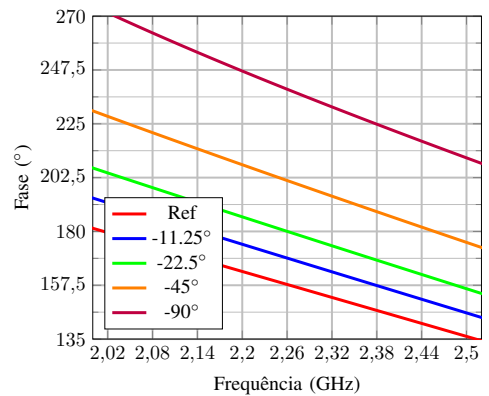


Fig. 11. Resultados de fase para o circuito T com valores LC calculados.

Os valores de fase obtidos em 2,26 GHz, descritos na Tabela III, mostram uma disparidade entre a fase desejada e a obtida, sendo encontrados erros de até 30° entre os valores teóricos e os obtidos com o HFSS. Por tal motivo, uma análise da causa destes erros foi realizada, conforme descrito a seguir.

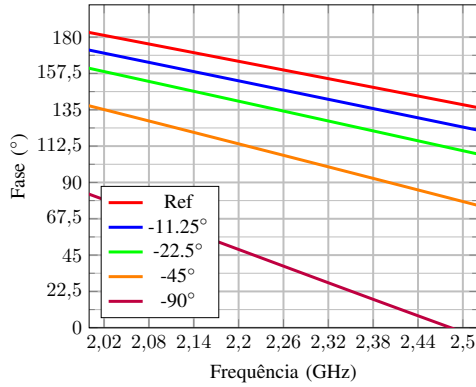


Fig. 12. Resultados de fase para o circuito II com valores LC calculados.

TABELA III

RESULTADOS DE FASE PARA COMPONENTES LC CALCULADOS.

Defasagem teórica (°)	Defasagem T (°)	Defasagem II (°)
±90	+81,6	-121,5
±45	+43,4	-52,8
±22,5	+22,2	-25,4
±11,25	+11	-12,4

### III. MODELAGEM DOS EFEITOS PARASITAS DA PLACA

Em simulações elétricas de circuitos eletrônicos, os efeitos provenientes da não idealidade do circuito e componentes não são levados em consideração. Já no caso de uma análise eletromagnética, esses efeitos são considerados. Por esta razão, obtêm-se resultados dispares dos obtidos na teoria.

Para o caso de uma GCPW operando acima de 1 GHz, efeitos de elementos parasitas tendem a influenciar na operação do circuito. Um destes fenômenos que ocorrem em uma GCPW são as capacitâncias parasitas devido a descontinuidades da LT. Este efeito pode ser modelado considerando-se um capacitor ( $C_g$ ) em série com a LT para modelagem do *gap* introduzido para solda dos componentes em série.

Aplicando este efeito nos circuitos analisados anteriormente, são obtidos os circuitos equivalentes dos defasadores II e T mostrados nas Figuras 13 e 14, respectivamente.

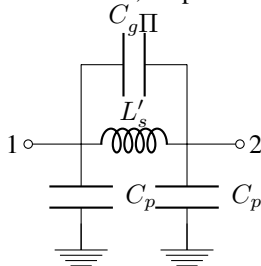


Fig. 13. Modelo completo para defasagens negativas.

Na Figura 15, um fluxograma apresenta os passos da metodologia utilizada para a definição dos valores da capacitância  $C_g$ . Tendo como base as equações descritas em [2], estimou-se o valor da capacitância parasita  $C_g$ , obtendo-se  $C_g = 0,13$  pF. Este valor foi usado como valor inicial da variação paramétrica de  $C_g$  para a correção do valor de fase. Os valores obtidos de  $C_g$  para as topologias T e II foram, respectivamente:  $C_{gT} = 0,23$  pF e  $C_{gII} = 0,97$  pF. É possível notar que estes valores aproximam-se dos calculados para os elementos em série com

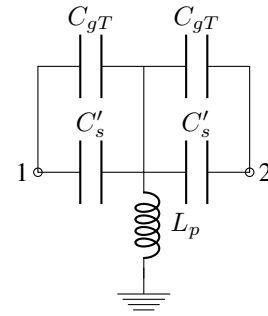


Fig. 14. Modelo completo para defasagens positivas.

a LT, o que faz necessário um ajuste nos componentes  $L'_s$  e  $C'_s$ . Logo, os valores ajustados das impedâncias ( $Z'_{L_s}$  e  $Z'_{C_s}$ ) destes componentes, são determinados pelas associações em paralelo das reatâncias série, demonstradas em

$$\frac{1}{Z_{L_s}} = \frac{1}{Z'_{L_s}} + \frac{1}{Z_{C_{gII}}} \quad (9)$$

$$\frac{1}{Z_{C_s}} = \frac{1}{Z'_{C_s}} + \frac{1}{Z_{C_{gT}}} \quad (10)$$

Os valores corrigidos são expostos na Tabela IV.

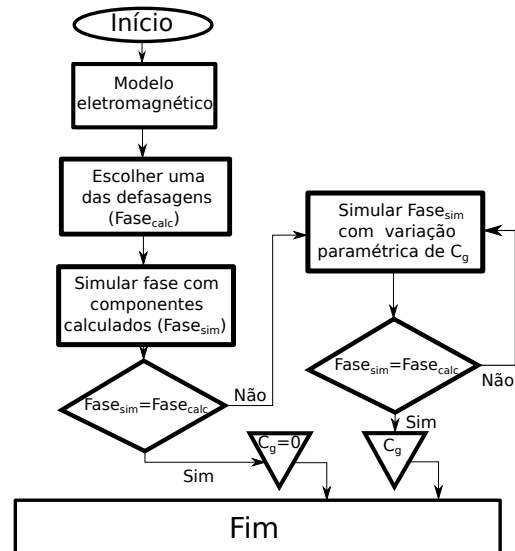


Fig. 15. Metodologia utilizada em forma de fluxograma.

TABELA IV

VALORES AJUSTADOS PARA OS COMPONENTES LC.

Defasagem (°)	$L'_s$ (nH)	$C'_s$ (pF)
±90	2,1	1,2
±45	1,9	3,2
±22,5	1	6,8
±11,25	0,6	14

Aplicando os valores dos componentes discretos expostos na Tabela IV já ajustados e aproximados para valores comerciais, são obtidos os parâmetros de transmissão em magnitude, apresentados nas Figuras 16 e 17. Os resultados dos parâmetros de transmissão para os circuitos T (Figura 16) apresentam valores aceitáveis, em torno de -0,2 dB, exceto o circuito de +90°, que apresentou um leve descasamento, ocasionando um decréscimo de 0,6 dB quando comparado aos demais. Já os

parâmetros  $S_{21}$  dos circuitos II (Figura 17) mantiveram-se, praticamente, constantes em toda a banda desejada, ficando em torno de  $-0,2$  dB.

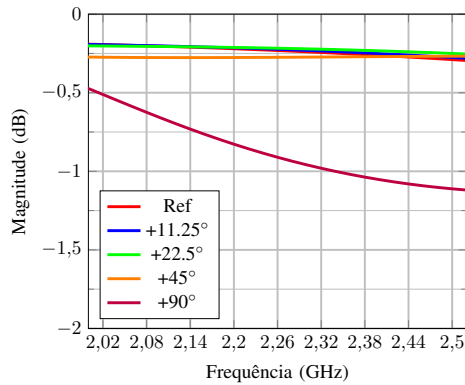


Fig. 16. Resultados simulados dos parâmetros  $S_{21}$  do circuito T.

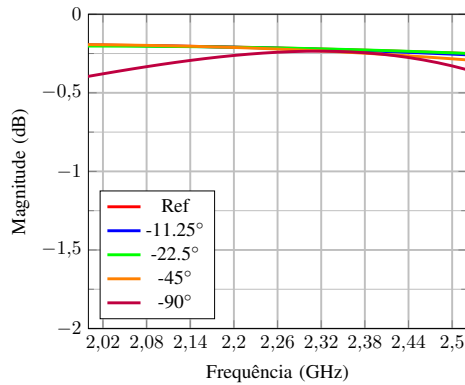


Fig. 17. Resultados simulados dos parâmetros  $S_{21}$  do circuito II.

As Figuras 18 e 19 apresentam uma comparação entre os resultados considerando os valores teóricos (sem a inclusão de  $C_g$  no modelo) de LC e os valores ajustados (com a inclusão de  $C_g$ ), dos circuitos T e II, respectivamente. Nota-se que os resultados simulados diferem dos calculados quando os valores das reatâncias equivalem às reatâncias parasitas. Os valores de fase ajustados para os circuitos T foram:  $+11,19^\circ$ ,  $+22,7^\circ$ ,  $+45^\circ$  e  $+89^\circ$ . Já para fases dos circuitos II, os seguintes valores são encontrados:  $-12,2^\circ$ ,  $-26,6^\circ$ ,  $-46^\circ$  e  $-90,6^\circ$ .

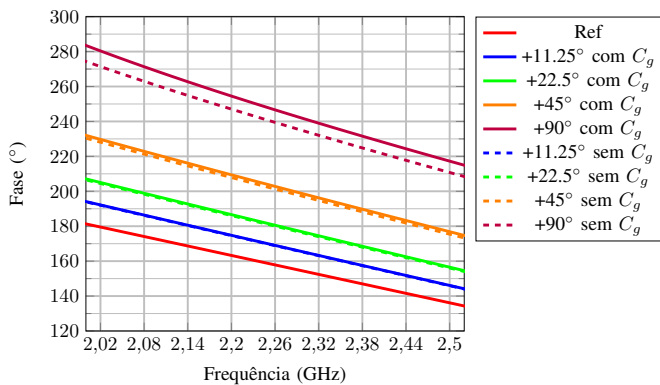


Fig. 18. Resultados de fase para o circuito T com valores LC calculados e ajustados.

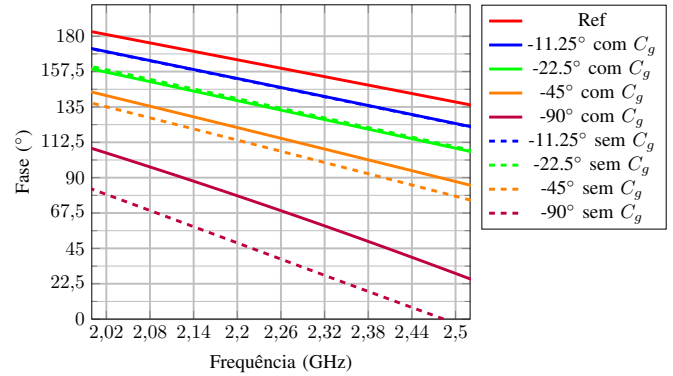


Fig. 19. Resultados de fase para o circuito II com valores LC calculados e ajustados.

#### IV. CONCLUSÕES

Neste trabalho, foi abordado o projeto de defasadores em banda S (2,26 GHz) utilizando elementos LC discretos. Foi constatada a importância da análise do efeito de capacitância parasita de *gap*, uma vez que, aplicando os valores teóricos dos componentes, os defasadores não respondem como desejado. Os resultados obtidos após a compensação dos efeitos parasitas foram satisfatórios, tanto para a fase quanto para a magnitude dos parâmetros de transmissão.

#### AGRADECIMENTOS

O presente trabalho foi realizado com apoio da Fundação de Amparo à Pesquisa do Estado do Rio Grande do Sul (FAPERGS), processo SPI n° 18/2551-0000632-7, da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001, e do Conselho Nacional de Desenvolvimento Científico e Tecnológico, processo 305958/2015-1.

#### REFERÊNCIAS

- [1] C. A. Balanis, *Antenna theory: analysis and design*, 3rd ed. John Wiley & sons, 2005.
- [2] N. Dib, "Comprehensive study of cad models of several coplanar waveguide (cpw) discontinuities," *IEE Proceedings - Microwaves, Antennas and Propagation*, vol. 152, no. 2, pp. 69–76, April 2005.
- [3] A. A. Bhonkar and U. Sutar, "3 bit balanced digital phase shifter using switch mode topology," in *2016 International Conference on Automatic Control and Dynamic Optimization Techniques (ICADDOT)*, Sep. 2016, pp. 513–517.
- [4] J. M. Vieira, R. Facco, and M. V. T. Heckler, "Acoplador Híbrido de  $90^\circ$  Utilizando Elementos Discretos para Dispositivos UHF," in *18º Simpósio Brasileiro de Micro-ondas e Optoeletrônica - MOMAG 2018*, Santa Rita do Sapucaí-MG, Ago. 2018, pp. 62–65.
- [5] D. M. Pozar, *Microwave engineering*, 3rd ed., 2005.